

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-140035

(43)Date of publication of application : 17.05.2002

(51)Int.Cl.

G09G 3/30

G09G 3/20

H05B 33/14

(21)Application number : 2001-208884

(71)Applicant : FUJI XEROX CO LTD

(22)Date of filing : 30.04.1991

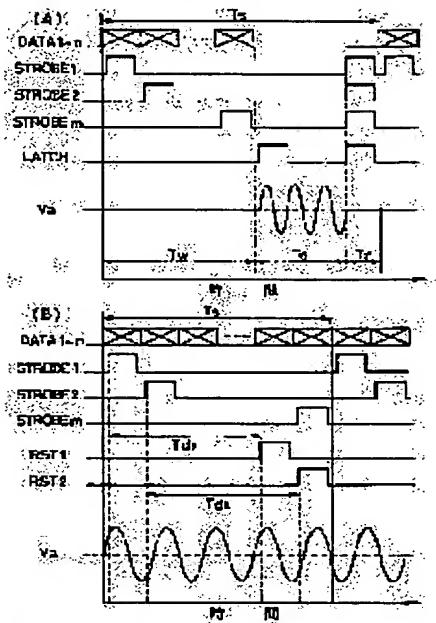
(72)Inventor : SATO YOSHIHIDE

(54) SIGNAL CONTROLLER AND LIGHT EMITTING DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide an active thin film EL matrix that is driven at a high speed, and to provide its driving method.

SOLUTION: By synchronizing the power supply which drives EL elements and control signals that control light emitting/light non-emitting of the elements, all of the writing of light emitting data, light emitting driving and stopping of light emitting driving operations are conducted in one scanning interval for EL element light emitting. Thus, the active thin film EL matrix is driven at a speed much higher than a conventional speed and luminance of the entire matrix can be made uniform.



LEGAL STATUS

[Date of request for examination] 08.08.2001

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3351426

[Date of registration] 20.09.2002

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

* NOTICES *

JPO and NCIPI are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] It is the active EL matrix which makes the 1-bit EL circuit containing the EL element by which the series connection was carried out to the switching element made a flow / un-flowing with a register, and the drive power source each matrix point. When the 1st data-hold section to which said register holds the data corresponding to a drive / un-driving, and the data signal corresponding to said data are supplied, [of said EL element] The data write-in section which writes these data in said 1st day evening attaching part, The 2nd data-hold section which is connected to said switching element and presupposes a flow or un-flowing this switching element with the data held, The data written in said 1st data-hold section about two or more 1-bit EL circuits to coincidence While being signal-control equipment which drives said active EL matrix which has the latch section transferred to said 2nd data-hold section and supplying a data signal to said two or more 1-bit EL circuits one by one The signal which controls actuation with said data write-in section and said latch section is outputted. The latch signal which transfers the 2nd data-hold section HEDETA from said 1st data-hold section is outputted after completing the writing of the data to said two or more 1-bit EL circuits. Signal-control equipment characterized by being set up so that the signal which presupposes un-driving said EL element through said data write-in section and said latch section about said two or more 1-bit circuits at said 2nd data-hold section may be written in coincidence, before the writing of the following data is started.

[Claim 2] It is the active EL matrix which makes the 1-bit EL circuit containing the EL element by which the series connection was carried out to the switching element made a flow / un-flowing with a register, and the drive power source each matrix point. When the data-hold section to which said register holds the data corresponding to a drive / un-driving, and presupposes a flow or un-flowing said switching element with the data held, and the data signal corresponding to said data are supplied, [of said EL element] When a reset signal is received with the data write-in section which writes these data in said data-hold section While it is signal-control equipment which drives the active EL matrix which has the reset section which resets said data-hold section so that said switching element may become off, and supplying a data signal to said 1-bit each EL circuit The signal **** aforementioned reset signal which controls said data write-in section is outputted. It is before the next data writing ** rare ** in the same 1-bit EL circuit after completing the data writing to said 1-bit each EL circuit. Signal-control equipment characterized by being set up at the time of the predetermined time amount progress after the EL element of this 1-bit EL circuit emitting light so that said reset signal may be outputted to the reset section of this 1-bit EL circuit.

[Claim 3] The signal-control equipment characterized by for during the period which makes said EL element drive according to said data signal to output said control signal which makes a connection condition said drive power source and said EL element to said switch corresponding to the timing of the output of said latch signal to the luminescence equipment with which the switch which controls connection with said drive power source and said EL element according to a control signal was formed in signal-control equipment according to claim 1.

[Claim 4] The signal which controls said data write-in section in signal-control equipment according to claim 2 is signal-control equipment characterized by being outputted to different timing to said two or

more 1-bit EL circuits.

[Claim 5] Said reset signal is a signal processor characterized by making the signal which controls said data write-in section to a different 1-bit EL circuit from the 1-bit EL circuit where this reset signal is inputted in signal-control equipment according to claim 4 serve a double purpose.

[Claim 6] The signal processor characterized by being what controlled so that the phase contrast of the signal which controls said data write-in section, and said drive power source becomes fixed mutually among said two or more 1-bit EL circuits in signal-control equipment according to claim 2.

[Claim 7] Signal-control equipment characterized by to output the control signal which disconnects said EL element and said drive power source to said switch in the period which writes in said data signal to said 1-bit EL circuit to the luminescence equipment with which the switch which controls connection with said drive power source and said EL element according to a control signal was formed in signal-control equipment according to claim 1.

[Claim 8] Luminescence equipment characterized by having the active EL matrix by which drive control is carried out with signal-control equipment and this signal-control equipment given in either from claim 1 to claim 7.

[Translation done.]

* NOTICES *

JPO and NCIPI are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.

2.**** shows the word which can not be translated.

3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Industrial Application] This invention relates to the thin film electroluminescent matrix and its drive approach of an active mold especially about the luminescence equipment by electroluminescence.

[0002]

[Description of the Prior Art] Although it is a light emitting device (henceforth an EL element) using an electroluminescent element emitting light if driver voltage is impressed to semiconductor materials, such as zinc sulfide which added manganese, since this can be integrated on one glass substrate etc. in a high precision, what arranged many components in the shape of a field can be used as a character representation panel, and is arranged in single dimension and can be used as an exposure system of an electronic formula printer. Since it has many advantages, like the legible display which can manufacture these luminescence equipments to a thin light weight, and does not have that a space utilization factor is high and that inclusion to portable mold equipment is easy, and a blot is obtained, research is advanced quickly in recent years. What equipped each EL element with the switching element required for control of the luminescence, the power source, etc. especially is [0003] to which development and amelioration are advanced since it is called an active mold and an external control unit does not need to become complicated ("TFEL Edge Emitter Array for Optical Imaging Bar Applications", Z.K.KUM, et al., Proceedings of the SID, Vol.28, Jan.1987, pp.81-85). The active mold EL matrix which is an electric

matrix which uses many active mold EL luminescence circuits as an element consists of a set of the 1-bit basic circuit (henceforth a 1-bit EL circuit or a 1-bit circuit) containing the EL element driven by AC power supply as conventionally shown in drawing 1. These 1-bit circuits are the switching elements QD, such as a thin film transistor (henceforth TFT). It is opened and closed. Switching element QD It is controlled by the TFT switching element Qw different from the capacitor Cs for data-hold connected to the gate. Data signal DATA sent to the 1-bit each circuit is written in the capacitor Cs for data-hold by ON/OFF of the TFT switching element Qw. ON/OFF of a switching element Qw are performed by strobe signal STROBE from signal-control equipment. At the time of the driving signal with which a data signal makes the EL element concerned emit light, it is high potential, Capacitor Cs is charged by the high level, and the charge electrical potential difference is a switching element QD. As a result of becoming gate voltage, it is a switching element QD. It flows, and as a result, a serial closed circuit is constituted, an EL element CEL drive is carried out by the drive power source, and EL element CEL and the AC power for a drive (driver voltage Va) emit light according to it. It is Component QD when it is a low when it is a signal for a signal not to drive the EL element concerned, and the signal is written in Capacitor Cs. Since it will be in an OFF state, it is stopped by the drive of an EL element. Therefore, by the scan which writes desired data in the data-hold capacitor of a 1-bit each circuit one by one, the luminescence condition of a request of EL matrix is acquired by using one scan time as time 1 frame. Since circuitry is easy for each luminescence unit, common driver voltage is usually impressed.

[0004] An active EL matrix including a majority of these 1-bit circuits can be constituted in the electric nxm matrix of a drive in which it divides into m blocks (m is an integer) for convenience, and each block includes n 1-bit circuits (n is an integer) (drawing 3). An approach to write in the data in this case is expressed, it applies 1 scan-time Ts (time amount required to scan all 1-bit circuits once), and drawing 5 is a strobe signal STROBE1 thru/or STROBE m for every block. The signal of a drive (luminescence) / not driving (nonluminescent) is written in n 1-bit circuits by the basis, and the luminescence condition of the whole matrix is controlled. Signal STROBE The 1-bit circuit where the writing of luminescence data was carried out drives throughout [after data writing / concerned scan term] according to a drive power source. Therefore, the drive period Td of a 1-bit each circuit must be the same as a scan period Ts in this case. That is, supposing the EL element which suited the drive condition in one scan period changes to the condition of not driving, in the next scan period, after nonluminescent period shift, this EL element will decrease the amount of luminescence, and will go (drawing 7).

[0005]

[Problem(s) to be Solved by the Invention] Since the conventional drive approach waits for attenuation after the scan period progress for luminescence in this way, the combination of the scan period for luminescence (henceforth a luminescence scan period) and the scan period (henceforth a nonluminescent scan period) which waits for attenuation of luminescence is the substantial period of luminescence / nonluminescent control. An EL element usually has the damping time for about 1ms. So, when one scan period may be sufficiently longer than this damping time, it is satisfactory, but since luminescence and both nonluminescent scan periods are the same, the substantial period of control serves as die length for two scan periods, and serves as extent for about 2ms at least. This has barred improvement in the speed of a scan. When using EL matrix for the exposure system of an electronic formula printer, since improvement in the speed of printing is very important, such a conventional drive approach and equipment include the serious problem.

[0006] Then, by solving this problem in EL matrix, this invention makes it a technical problem to give the high-speed drive approach and high-speed EL matrix of EL equipment.

[0007]

[Means for Solving the Problem] This invention makes the drive which makes each EL element of an active thin film EL matrix emit light, and the luminescence attenuation after a drive halt perform within 1 scan period as a means for that.

[0008] When this means is furthermore specified, actuation from luminescence to a luminescence halt is

made to complete substantially within 1 scan period by the writing of the data to a 1-bit each circuit, **** of a luminescence stage, and suitable selection at the time of actuation of an EL element drive power source. That is, let one scan period be an actual drive period.

[0009]

[Function] According to the above-mentioned means of this invention, since it becomes unnecessary to prepare like before the scan period which waits for luminescence attenuation apart from the scan period for luminescence and luminescence and attenuation are made within 1 scan period, the drive rate of EL matrix can be raised.

[0010]

[Example] EL matrix and the drive approach of becoming the first example of this invention are explained. Drawing 2 (A) shows the configuration of the 1-bit basic circuit which becomes the first example of this invention. EL element CEL and switching element QD by which, as for this 1-bit basic circuit, power is generally impressed from the alternating current drive power source S through Switch Sw to the bottom of control of signal-control equipment as shown in this drawing from -- the becoming series circuit is included. Switching element QD Generally it is a thin film transistor (henceforth TFT), and the gate G is connected to a register. This register is data signal DATA which specifies luminescence/nonluminescent one of the EL element concerned in the example of drawing 2 (A). Latch component QL for writing in or eliminating this data signal to the switching element Qw for writing this data in the capacitor Cs 1 and Capacitor Cs 1 for holding, the 2nd capacitor Cs 2 for holding said data signal, and a capacitor Cs 2 It contains. Switching element Qw and latch component QL It is TFT.

[0011] The data line is connected to the input edge of a switching element Qw, and the first capacitor Cs 1 for data writing / maintenance is connected between the outgoing end and gland. The gate of a switching element Qw is connected to the strobe signal line of external signal-control equipment.

[0012] The outgoing end of a switching element Qw is the latch component QL further. It connects with an input edge and is the latch component QL. An outgoing end is a switching element QD. It connects with Gate G. Latch component QL The second capacitor Cs 2 for data-hold is connected between an outgoing end and a gland.

[0013] These switching element Qw(s), the latch component QL, and the drive power source S are controlled by external signal-control equipment to operate to the timing of data signal DATA and a strobe signal, and a request.

[0014] Since EL matrix contains the EL element of a large number which make a unit the 1-bit circuit of this drawing 2 (A), divide it into m blocks (m is an integer) of a drive which include n 1-bit circuits for convenience, it enables it to write n data DAT A1-DATAn(s) (for n to be an integer) in each block, as shown in drawing 4 (A), and constitutes them in the electric matrix of nxm. When driving m blocks to coincidence, the latch signal of the latch component of all the EL elements of all blocks is carried out in common. Also when using it as an image bar of an electronic formula printer etc., the same block configuration is sufficient.

[0015] Drawing 4 (B) is EL matrix which becomes the second example of this invention, and drawing 2 (B) shows the configuration of the 1-bit circuit. This example is the reset component QR for discharging EL drive data further held to the capacitor Cs for data writing / maintenance in the 1-bit circuit of the conventional example shown in drawing 1. It connects with Capacitor Cs and juxtaposition. Reset switch QR It can constitute from TFT and the current passage electrode is connected to the capacitor Cs for data-hold, and juxtaposition. Moreover, the gate is connected to signal-control equipment. It compares with the first example and this configuration is Latch QL. Since it is unnecessary, it is easy on that part structure.

[0016] With reference to drawing 6 (A), actuation of EL matrix of the first example of above-mentioned this invention is explained. Although it becomes a single dimension matrix when each block includes only one 1-bit circuit, please note that a principle is completely the same also in this case.

[0017] The switching element Qw for data writing flows for every block by strobe signal STROBE1-m

sent from signal-control equipment in one scan period T_s of arbitration, data are written in each capacitor C_s 1 for data-hold, and it goes. After writing finishes, TFTQw is turned OFF and data are held at this capacitor C_s 1. The written-in data are the latch signal LATCH from signal-control equipment. Each latch component QL It is held at a capacitor C_s 1 until it flows, and it is not outputted to the gate of each switching element QD.

[0018] Common latch signal LATCH with which all the latch components were sent from signal-control equipment after the above-mentioned data writing was completed about all blocks (at the time of time amount T_w progress of drawing 6 (A)) Latch component QL It flows. The EL element drive data (signal of high potential) currently held at the first data-hold capacitor C_s 1 are outputted to the second data-hold capacitor C_s 2, and EL element drive data are held in the form where this capacitor C_s 2 is charged at a capacitor C_s 2. It is a switching element QD by this charge electrical potential difference. It is turned on, and at this time, an EL element is driven with the alternating voltage V_a currently impressed, and emits light.

[0019] Moreover, when the data signal (low voltage signal) which does not make the EL element concerned drive is given to the data line, they are a switching element Qw and the latch component QL. By flow, the charge accumulated in the capacitor C_s 2 till then discharges, and it is a switching element QD. It is made an OFF state and the drive of an EL element is stopped. In this example, all 1-bit components are connected to the common latch signal, and a drive halt of all the EL elements is carried out at coincidence.

[0020] If time amount T_d passes after a latch signal is given, a drive stop signal will be given to all 1-bit circuits. In this case, time amount (T_w+T_d) is smaller than a scan time T_s . Therefore, the EL element which received the driving signal made to emit light also has luminescence stopped within the scan period. Then, a drive halt of the time amount T_r until the next scan is started is carried out, and discharge of C_s 1 and C_s 2 is made (drawing 6 (A)).

[0021] In addition, latch QL Since any EL element is driven to coincidence and a drive halt is carried out at coincidence, you may make it applied voltage V_a operate during this drive period.

[0022] Generally, since the writing of data can be performed very much in a short time, it can perform all to a halt of the writing of luminescence data, a luminescence drive, and a luminescence drive within the same scan period by synchronizing three sorts of actuation suitably in this way. Difference of this point and this EL matrix drive approach is carried out very much to the conventional drive approach of drawing 5.

[0023] EL matrix which consists of a 1-bit circuit of drawing 2 (B) which becomes the second example of this invention operates as follows. Drawing 6 (B) shows the timing used for the drive approach of drawing 2 (B). By making the reset switch into the OFF state, the writing of data is performed like the conventional example at the time of drive data writing. When an EL element emits light, it is the reset switching element QR by the reset signal RST after the fixed time amount. It is made to flow and is a switching element QD. It is made an OFF state. Thereby, the drive of an EL element is stopped. However, this reset is carried out to the time amount T_d shorter than one scan time after luminescence drive initiation (T_{d1} of drawing 6 (B), T_{d2} grade). These EL elements do not need to make coincidence not necessarily emit light altogether, and should just carry out sequential luminescence in fixed sequence. Therefore, signal STROBE which writes data in other 1 bit circuits of EL as a drive halt reset signal after time amount T_d is assignable.

[0024] By this drive approach, it differs from the first example in that EL drive power source S is always impressed throughout [scan term]. However, in order to make the luminescence conditions of each EL element uniform, it is desirable to keep constant the difference of the phase of a drive power source and the phase of a strobe signal. Since this drive period T_d is shorter than one scan time T_s , the drive period of each EL element performs attenuation luminescence with period $T_r=T_s-T_d$ of the time of termination of the scan period concerned, and a drive halt, after a drive halt is carried out and carried out, only by having covered a part of scan time concerned. Therefore, the luminescence intensity-

distribution curve at this time turns into a charge-discharge curve of a capacitor, and a similar curve, as shown in drawing 5.

[0025] In addition, as shown in drawing 6 (A), when the period T_w which performs data writing where a drive power source is stopped is before luminescence by the latch signal, luminescence initiation is after [from each scan period initiation] T_w , but since write-in time amount is very short, this has been disregarded in drawing 8.

[0026] If a halt of the drive of each EL element and a drive is included in 1 scan time as stated above, as shown in drawing 8, both luminescence under drive and luminescence after a drive halt exist in the 1 scan time (drawing 7 and "luminescence section" of drawing 8) aiming at luminescence of an EL element. In the case of for example, EL bar, the quantity of light Lon which should be used in the luminescence section is the amount of integrals which integrated with the luminescence reinforcement I within one scan time T_s after luminescence initiation from time amount zero to time amount T_s . The amount $Loff$ of time quadratures of the luminescence reinforcement I in one scan period ("non-scanning section" of drawing 8) T_s aiming at luminescence following this is unnecessary in this case. Therefore, it is required that it should shorten the drive time amount T_d , maintaining Lon in tolerance since the significant signal ratio as an EL matrix is $Lon/Loff$, and Ratio $Lon/Loff$ should be enlarged. By the way, in the drive approach of this invention, please note having incorporated a part for the principal part of $Loff$ in the conventional drive approach (drawing 7) to Lon of this drive approach. Therefore, by this drive approach, above-mentioned ratio $Lon/Loff$ is immediately improved greatly automatically by shortening the drive time amount T_d . Therefore, the problem which remains is only shortening the drive time amount T_d , maintaining Lon in tolerance. What is necessary is just to **** the suitable value of Parameters T_s and T_d according to the luminescence property I of an EL element of having ****(ed) for that purpose. the drive period T_d , a scan period T_s , and a ratio -- the qualitative relation between $Lon/Loff$ is shown in drawing 9. Selection of the above-mentioned parameter will be easily called for, if it asks for a property Fig. like [ingredient / selected / EL] drawing 9. For example, if the range where $Lon/Loff$ is permitted, and the range which can permit T_s are specified, a fixed field will be made on drawing 9. Then, it turns out that what is necessary is just to choose a curve suitable [from] among the characteristic curve groups which pass through this field, i.e., suitable T_d .

[0027]

[Effect of the Invention] In the drive approach of the active thin film EL matrix which contains the switching element which turns on/controls [off] this invention with a register as explained above as each matrix point It is based on the time of said scan initiation while giving the data signal which scans said active EL matrix and flows through said switching element alternatively to said register. And since it was made to make said selected switching elements of each un-flowing before termination of this scan, all can be performed to a halt of the writing of luminescence data, a luminescence drive, and a luminescence drive within the same scan period. Consequently, the drive of EL matrix can be performed at the high rate which is not in the drive approach by the conventional example.

[0028] Moreover, by this drive approach, effective luminescence signal-ratio $Lon/Loff$ can be easily chosen by choosing the ratio of the drive time amount within 1 scan period, and the drive halt period following this.

[0029] Moreover, since this invention operates said AC power supply or can carry out an actuation halt further in the above-mentioned active thin film EL matrix drive approach on the basis of the time of initiation of said scan, and actuation of said register, each EL element can be driven on the electrical potential difference of the same phase, and does not have the luminescence unevenness of the whole matrix.

[0030] Since it was made the business containing at least two switching elements which write these data in this capacitor with the signal which this register was connected to at least one capacitor holding a data signal, and this capacitor as a means to realize the above-mentioned drive approach of the above-mentioned active EL matrix further again, and was received from signal-control equipment, or are

eliminated, the above-mentioned EL matrix drive approach is easily realizable.

[0031] Moreover, since the above-mentioned switching element can be used as a thin film transistor in this invention, actuation effectiveness is high and EL matrix with a high EL element consistency can be realized by lightweight small.

[Translation done.]

* NOTICES *

JPO and NCIPI are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
 - 2.**** shows the word which can not be translated.
 3. In the drawings, any words are not translated.
-

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] It is drawing showing the 1-bit circuit of EL matrix of the conventional example.

[Drawing 2] (A) is the 1-bit circuit of EL matrix by the first example of this invention. (B) is the 1-bit circuit of EL matrix by the second example.

[Drawing 3] It is a matrix block diagram in EL matrix of the conventional example.

[Drawing 4] It is a matrix block diagram in EL matrix of the first example of this invention, and the second example.

[Drawing 5] It is the signal timing chart of the conventional example.

[Drawing 6] It is the signal timing chart of the first example of this invention, and the second example.

[Drawing 7] It is drawing showing the luminescence intensity distribution of EL matrix of the conventional example.

[Drawing 8] It is drawing showing the luminescence intensity distribution of EL matrix by this invention.

[Drawing 9] It is drawing showing the relation of the effective luminescence signal ratio of EL matrix and scan time by this invention.

[Description of Notations]

CEL EL element S EL element drive power source

Sw EL element drive electric power switch Va EL element drive supply voltage

QD 1-bit circuit switching element

Qw Data write-in switching element QL Latch component

Cs1 First capacitor for data-hold

Cs2 Second capacitor for data-hold DATA Data signal

STROBE Strobe signal LATCH Latch signal

RST Reset signal Ts Scan time

Td Drive time amount Tw Data write-in time amount

Tr Non-driving time amount Lon It is the amount of luminescence at the time of a drive.

Loff It is the amount of luminescence at the time of un-driving.

[Translation done.]

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号
特開2002-140035
(P2002-140035A)

(43)公開日 平成14年5月17日 (2002.5.17)

(51)Int.Cl.⁷
G 0 9 G 3/30
3/20

識別記号
6 2 1
6 2 3
6 2 4

F I
G 0 9 G 3/30
3/20

J 3 K 0 0 7
6 2 1 F 5 C 0 8 0
6 2 3 G
6 2 3 T
6 2 4 B

審査請求 有 請求項の数 8 O.L (全 12 頁) 最終頁に続く

(21)出願番号 特願2001-208884(P2001-208884)
(62)分割の表示 特願平3-124541の分割
(22)出願日 平成3年4月30日(1991.4.30)

(71)出願人 000005496
富士ゼロックス株式会社
東京都港区赤坂二丁目17番22号
(72)発明者 佐藤 嘉秀
神奈川県海老名市本郷2274番地 富士ゼロ
ックス株式会社海老名事業所内
(74)代理人 100096611
弁理士 宮川 清 (外2名)
F ターム(参考) 3K007 AB02 AB05 BA06 CA01 DB02
DC02 GA04
5C080 AA06 BB05 DD08 EE25 FF11
GG12 JJ02 JJ03 JJ04 JJ05

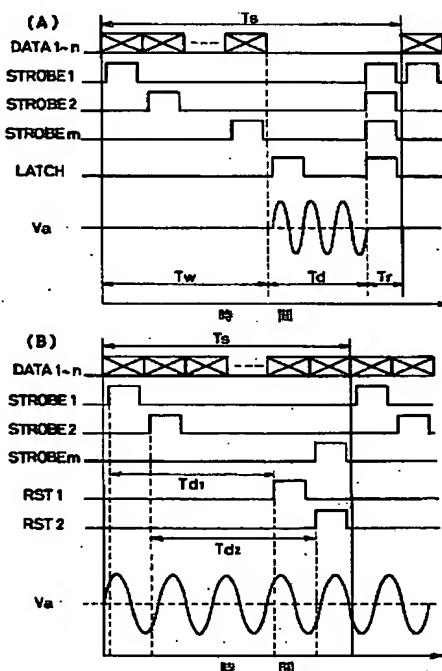
(54)【発明の名称】 信号制御装置及び発光装置

(57)【要約】

【目的】高速度で駆動できるアクティブ薄膜ELマトリックスおよびその駆動方法を提供する。

【構成】EL素子を駆動する電源とEL素子の発光／非発光を制御する制御信号とを同期させることにより、EL素子発光のための一走査期間内に発光データの書き込み、発光駆動、および発光駆動の停止まですべてを行う。

【効果】従来になく高速度でアクティブ薄膜ELマトリックスを駆動できるほか、マトリックス全体の輝度を一様化することができる。



(2)

【特許請求の範囲】

【請求項1】 レジスタで導通/不導通にされるスイッチング素子と駆動電源とに直列接続されたEL素子を含んだ1ビットEL回路を各マトリックス点とするアクティブELマトリックスであり、前記レジスタが、前記EL素子の駆動/非駆動に対応するデ-タを保持する第1のデータ保持部と、前記デ-タに対応するデ-タ信号が供給されたとき、該デ-タを前記第1のデータ保持部に書き込むデ-タ書き込み部と、前記スイッチング素子に接続され、保持されるデ-タにより該スイッチング素子を導通又は不導通とする第2のデ-タ保持部と、前記第1のデータ保持部に書き込まれたデ-タを、複数の1ビットEL回路について同時に、前記第2のデータ保持部へ転移させるラッチ部とを有する前記アクティブELマトリックスを駆動する信号制御装置であって、前記複数の1ビットEL回路に順次データ信号を供給するとともに、前記デ-タ書き込み部と前記ラッチ部との動作を制御する信号を出力し、前記複数の1ビットEL回路へのデータの書き込みが終了後、前記第1のデータ保持部から第2のデータ保持部へデータを転移するラッチ信号を出力し、次のデータの書き込みが開始される前に、前記複数の1ビット回路について、前記データ書き込み部及び前記ラッチ部を経て前記第2のデータ保持部に、前記EL素子を非駆動とする信号を同時に書き込むように設定されていることを特徴とする信号制御装置。

【請求項2】 レジスタで導通/不導通にされるスイッチング素子と駆動電源とに直列接続されたEL素子を含んだ1ビットEL回路を各マトリックス点とするアクティブELマトリックスであり、前記レジスタが、前記EL素子の駆動/非駆動に対応するデータを保持し、保持されるデータにより前記スイッチング素子を導通又は不導通とするデータ保持部と、前記データに対応するデータ信号が供給されたとき、該データを前記データ保持部に書き込むデータ書き込み部と、リセット信号を受けたときに、前記スイッチング素子がオフとなるよう前記データ保持部のリセットを行うリセット部とを有するアクティブELマトリックスを駆動する信号制御装置であって、前記各1ビットEL回路にデータ信号を供給するとともに、前記データ書き込み部を制御する信号及び前記リセット信号を出力し、

前記各1ビットEL回路へのデータ書き込みが終了後、同じ1ビットEL回路に次のデータ書き込まれる前であって、該1ビットEL回路のEL素子が発光後所定の時間経過時に、該1ビットEL回路のリセット部に前記リセット信号を出力するように設定されていることを特徴とする信号制御装置。

【請求項3】 請求項1記載の信号制御装置において、

前記駆動電源と前記EL素子との接続を制御信号に応じて制御するスイッチが設けられた発光装置に対し、前記ラッチ信号の出力のタイミングに対応して、前記データ信号に応じて前記EL素子を駆動させる期間中のみ前記駆動電源と前記EL素子とを接続状態とする前記制御信号を前記スイッチに対して出力することを特徴とする信号制御装置。

【請求項4】 請求項2記載の信号制御装置において、

10 前記デ-タ書き込み部を制御する信号は、複数の前記1ビットEL回路に対し異なるタイミングで出力されることを特徴とする信号制御装置。

【請求項5】 請求項4記載の信号制御装置において、

前記リセット信号は、該リセット信号が入力される1ビットEL回路と異なる1ビットEL回路に対する前記データ書き込み部を制御する信号を兼用することを特徴とする信号処理装置。

【請求項6】 請求項2記載の信号制御装置において、

20 前記データ書き込み部を制御する信号と前記駆動電源との位相差が、複数の前記1ビットEL回路間で互いに一定となるように制御されるものであることを特徴とする信号処理装置。

【請求項7】 請求項1記載の信号制御装置において、

前記駆動電源と前記EL素子との接続を制御信号に応じて制御するスイッチが設けられた発光装置に対し、前記1ビットEL回路に対し前記データ信号の書き込みを行う期間において、前記スイッチに対し前記EL素子と前記駆動電源とを切離す制御信号を出力することを特徴とする信号制御装置。

【請求項8】 請求項1から請求項7までのいずれかに記載の信号制御装置と、この信号制御装置によって駆動制御されるアクティブELマトリックスとを有することを特徴とする発光装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明はエレクトロルミネッセンスによる発光装置に関し、特にアクティブ型の薄膜エレクトロルミネッセントマトリックスおよびその駆動方法に関する。

【0002】

【従来技術】 エレクトロルミネッセンス素子はマンガンを添加した硫化亜鉛等の半導体材料に駆動電圧を印加すると発光することを利用する発光素子（以下、EL素子という）であるが、これは高い精度で一枚のガラス基板等の上に集積化できるので、多数の素子を面状に配列したもののは文字表示パネルとして利用でき、又一次元的に配列して電子式印字装置の露光系として利用できる。こ

(3)

3

これらの発光装置は薄型軽量に製造できて空間利用率が高いこと、又可搬型装置への組み込みが容易であること、にじみのない見易い表示が得られることなどの多くの利点を有するため、近年急速に研究が進められている。なかでも各EL素子にその発光の制御に必要なスイッチング素子、電源等を備えたものはアクティブ型と呼ばれ、外部の制御装置が複雑にならないですむことから開発、改良が進められている（“TFEL Edge Emitter Array for Optical Imaging Bar Applications”，Z. K. KUM, et al., Proceedings of the SID, Vol. 28, Jan. 1987, p. 81-85）

【0003】多数のアクティブ型EL発光回路を要素とする電気的マトリックスであるアクティブ型ELマトリックスは従来、図1に示すように交流電源で駆動されるEL素子を含む1ビット基本回路（以下、1ビットEL回路又は1ビット回路という）の集合からなる。これら1ビット回路は薄膜トランジスタ（以下、TFTといふ）等のスイッチング素子Q_Dにより開閉される。スイッチング素子Q_Dはそのゲートに接続されたデータ保持用コンデンサC_Sと、別のTFTスイッチング素子Q_Wとにより制御されている。各1ビット回路に送られたデータ信号DATAをTFTスイッチング素子Q_Wのオン／オフによりデータ保持用コンデンサC_Sに書き込む。スイッチング素子Q_Wのオン／オフは信号制御装置からのストローブ信号STROBEで行なわれる。データ信号が当該EL素子を発光させる駆動信号のときは高電位であり、コンデンサC_Sが高レベルに充電され、その充電電圧がスイッチング素子Q_Dのゲート電圧となる結果、スイッチング素子Q_Dが導通し、その結果EL素子C_{EL}および駆動用AC電源（駆動電圧V_A）が直列閉回路を構成し、駆動電源によってEL素子C_{EL}駆動されて発光する。信号が当該EL素子を駆動しないための信号であるときは低レベルであり、その信号がコンデンサC_Sに書き込まれたときは素子Q_Dがオフ状態となるため、EL素子の駆動は停止される。従って各1ビット回路のデータ保持コンデンサに順次に所望のデータを書き込む走査により、一走査時間を時間的一フレームとしてELマトリックスの所望の発光状態が得られる。各発光ユニットには回路構成の簡単のため、通常共通の駆動電圧が印加されている。

【0004】この1ビット回路を多数含むアクティブELマトリックスは駆動の便宜上mブロック（mは整数）に分割し、各ブロックはn個（nは整数）の1ビット回路を含む電気的n×mマトリックスに構成することができる（図3）。図5はこの場合のデータの書き込み方法を表わすもので、1走査時間T_s（すべての1ビット回路を一回走査するに必要な時間）かけてブロックごとにストローブ信号STROBE₁ないしSTROBE_mのもとでn個の1ビット回路に駆動（発光）／非駆動（非発光）の信号が書き込まれ、マトリックス全体の発光状態が制御さ

10

20

30

40

50

4

れる。信号STROBEにより発光データの書き込みがされた1ビット回路はデータ書き込み以後の当該走査期間中は駆動電源により駆動される。従って、この場合各1ビット回路の駆動期間T_dは走査期間T_sと同じでなければならない。すなわち一走査期間において駆動状態にあったEL素子が次の走査期間で非駆動状態に変化したとするところのEL素子は非発光期間移行後に発光量を減衰して行く（図7）。

【0005】

【発明が解決しようとする課題】従来の駆動方法はこのように発光のための走査期間経過後に減衰を待つので、発光のための走査期間（以下、発光走査期間という）と発光の減衰を待つ走査期間（以下、非発光走査期間と言う）との組み合わせが発光／非発光制御の実質的な周期である。EL素子は通常約1ms程度の減衰時間を有する。それゆえ1走査期間がこの減衰時間よりも十分長くてよい場合は問題はないが、発光、非発光の両走査期間とも同じであるから、制御の実質的周期は2走査期間分の長さとなり、少なくとも約2msの程度となる。これが走査の高速化を妨げている。ELマトリックスを電子式印字装置の露光系に用いる場合、印字の高速化は極めて重要であるから、このような従来の駆動方法、装置は重大な問題を含んでいる。

【0006】そこで本発明はELマトリックスにおけるこの問題を解決することにより、EL装置の高速駆動方法と高速ELマトリックスを与えることを課題とする。

【0007】

【課題を解決するための手段】そのための手段として、本発明はアクティブ薄膜ELマトリックスの各EL素子を発光させる駆動と駆動停止後の発光減衰とを一走査期間内で行なわせる。

【0008】さらにこの手段を特定すると、各1ビット回路へのデータの書き込み、発光時期の選択、およびEL素子駆動電源の作動時の適切な選択により、一走査期間内で発光から発光停止までの動作を実質的に完了させる。すなわち一走査期間を実際の駆動周期とする。

【0009】

【作用】本発明の上記手段によれば、従来のように発光のための走査期間と別に発光減衰を待つ走査期間を設ける必要がなくなり、発光と減衰とが一走査期間内でなされるから、ELマトリックスの駆動速度を高めることができる。

【0010】

【実施例】本発明の第一実施例になるELマトリックスおよび駆動方法を説明する。図2（A）は本発明の第一実施例になる1ビット基本回路の構成を示す。この図に示すように、この1ビット基本回路は一般に信号制御装置の制御の下に交流駆動電源SからスイッチS_Wを介して電力が印加されるEL素子C_{EL}とスイッチング素子Q_Dからなる直列回路を含んでいる。スイッチング素子Q

(4)

5

D₀ は一般に薄膜トランジスタ（以下、TFTと言）であります。そのゲートGはレジスタに接続される。このレジスタは図2（A）の例では、当該EL素子の発光／非発光を指定するデータ信号DATA₀を保持するためのコンデンサC_{s1}と、コンデンサC_{s1}にこのデータを書き込むためのスイッチング素子Q_wと、前記データ信号を保持するための第2のコンデンサC_{s2}と、コンデンサC_{s2}にこのデータ信号を書き込み、又は消去するためのラッチ素子Q_Lとを含む。スイッチング素子Q_w、ラッチ素子Q_LもTFTである。

【0011】データ線はスイッチング素子Q_wの入力端に接続され、その出力端とグランドとの間に第一のデータ書き込み・保持用コンデンサC_{s1}が接続される。スイッチング素子Q_wのゲートは外部の信号制御装置のストローブ信号線に接続される。

【0012】スイッチング素子Q_wの出力端はさらにラッチ素子Q_Lの入力端に接続され、ラッチ素子Q_Lの出力端はスイッチング素子Q_DのゲートGに接続される。ラッチ素子Q_Lの出力端とグランドとの間に第二のデータ保持用コンデンサC_{s2}が接続される。

【0013】これらのスイッチング素子Q_w、ラッチ素子Q_L、および駆動電源Sはデータ信号DATA₀およびストローブ信号と所望のタイミングで作動するように外部の信号制御装置で制御される。

【0014】ELマトリックスはこの図2（A）の1ビット回路を単位とする多数のEL素子を含むので、駆動の便宜上n個の1ビット回路を含むブロックm個（mは整数）に分割し、図4（A）に示すように各ブロックにn個のデータDATA₁ - DATA_n（nは整数）が書き込めるようにし、n×mの電気的マトリックスに構成する。mブロックを同時に駆動する場合は、すべてのブロックのすべてのEL素子のラッチ素子のラッチ信号を共通にする。電子式印字装置のイメージバー等として使用する場合も同様のブロック構成で足りる。

【0015】図4（B）は本発明の第二実施例になるELマトリックスで、図2（B）はその1ビット回路の構成を示す。この実施例は図1に示す従来例の1ビット回路にさらに、データ書き込み・保持用コンデンサC_sに保持されたEL駆動データを放電するためのリセット素子Q_RをコンデンサC_sと並列に接続したものである。リセットスイッチQ_RもTFTで構成でき、その電流通過電極がデータ保持用コンデンサC_sと並列に接続される。又そのゲートは信号制御装置に接続される。この構成は第一実施例と較べてラッチQ_Lが不要なことから、その分構造上簡単である。

【0016】図6（A）を参照して上記の本発明の第一実施例のELマトリックスの作動を説明する。各ブロックがただ1個の1ビット回路を含む場合は一次元マトリックスとなるが、この場合も全く原理が同じであることに注目されたい。

6

【0017】任意の一走査期間T_sにおいて信号制御装置から送られたストローブ信号STROBE_{1-m}により各ブロック毎にデータ書き込み用のスイッチング素子Q_wが導通され、各データ保持用コンデンサC_{s1}にデータが書き込まれて行く。書き込みが終わるとTFTQ_wはオフにされ、データはこのコンデンサC_{s1}に保持される。書き込まれたデータは信号制御装置からのラッチ信号LATCHにより各ラッチ素子Q_Lが導通するまでコンデンサC_{s1}に保持され、各スイッチング素子Q_Dのゲートには出力されない。

【0018】上記のデータ書き込みがすべてのブロックについて終了すると（図6（A）の時間T_w経過時）すべてのラッチ素子が信号制御装置から送られた共通のラッチ信号LATCHによりラッチ素子Q_Lが導通され、第一のデータ保持コンデンサC_{s1}に保持されていたEL素子駆動データ（高電位の信号）が第二のデータ保持コンデンサC_{s2}に出力され、このコンデンサC_{s2}が充電される形でEL素子駆動データがコンデンサC_{s2}に保持される。この充電電圧によりスイッチング素子Q_Dがオン状態になり、このときEL素子は印加されている交流電圧V_aにより駆動されて発光する。

【0019】また当該EL素子を駆動させないデータ信号（低電位信号）がデータ線に与えられたときは、スイッチング素子Q_wとラッチ素子Q_Lの導通により、それまでコンデンサC_{s2}に蓄積されていた電荷が放電されて、スイッチング素子Q_Dをオフ状態にし、EL素子の駆動が停止される。この実施例ではすべての1ビット素子が共通のラッチ信号に接続されており、すべてのEL素子が同時に駆動停止されるようになっている。

【0020】ラッチ信号が与えられてから時間T_dが経過すると駆動停止信号がすべての1ビット回路に与えられる。この場合時間（T_w+T_d）は走査時間T_sよりも小さい。従って発光させる駆動信号を受けたEL素子もその走査期間内に発光を停止される。その後、次の走査が開始されるまでの時間T_rは駆動停止され、また、C_{s1}およびC_{s2}の放電がなされる（図6（A））。

【0021】尚、ラッチQ_LによりいずれのEL素子も同時に駆動され同時に駆動停止されるので、印加電圧V_aはこの駆動期間中のみ作動させるようにしてもよい。

【0022】一般にデータの書き込みは非常に短時間に実行できるから、このように三種の作動を適当に同期させることによって同一走査期間内に発光データの書き込み、発光駆動、および発光駆動の停止まですべてを行なうことができる。この点、本ELマトリックス駆動方法は図5の従来の駆動方法と非常に相異する。

【0023】本発明の第二実施例になる図2（B）の1ビット回路からなるELマトリックスは以下のように作動する。図6（B）は図2（B）の駆動方法に用いるタイミングを示す。駆動データ書き込みのときはリセットスイッチをオフ状態にしておくことにより、従来例と同

(5)

7

様にデータの書き込みが行なわれる。EL素子が発光されたときはその一定時間後にリセット信号RSTによりリセットスイッチング素子QRを導通させてスイッチング素子QDをオフ状態にする。これによりEL素子の駆動が停止される。ただし、このリセットは発光駆動開始後、一走査時間よりも短い時間Tdに行なわれる（図6（B）のTd1、Td2等）。これらのEL素子は必ずしもすべて同時に発光させる必要はなく、一定の順序で順次発光させればよい。従って時間Td後の駆動停止リセット信号として、他のEL1ビット回路にデータを書き込む信号STROBEjを充てることができる。

【0024】この駆動方法ではEL駆動電源Sは走査期間中、常に印加されている点が第一実施例と異なる。ただし、各EL素子の発光条件を一様にするため、駆動電源の位相とストローブ信号の位相の差を一定に保つことが望ましい。この駆動期間Tdは一走査時間Tsよりも短いので、各EL素子の駆動期間は当該走査時間の一部にわたってのみ行なわれ、駆動停止された後は当該走査期間の終了時までの期間Tr=Ts-Td、駆動停止のまま減衰発光を行なう。従ってこのときの発光強度分布曲線は図5に示すようにコンデンサの充電一放電曲線と類似の曲線となる。

【0025】尚、図6（A）に示したようにラッチ信号による発光の前に駆動電源をとめた状態でデータ書き込みを行なう期間Twがある場合、発光開始は各走査期間開始からTw後であるが、書き込み時間は非常に短いので、図8ではこれを無視してある。

【0026】以上述べたように、各EL素子の駆動と駆動の停止を一走査時間内に含めると、図8に示すように、駆動中の発光と駆動停止後の発光とが共にEL素子の発光を目的とする一走査時間（図7および図8の「発光区間」）内に存在する。発光区間で利用すべき光量Lonは、例えばELバーの場合、発光開始後の一走査時間Ts内の発光強度Iを時間ゼロから時間Tsまで積分した積分量である。これに続く発光を目的としない一走査期間（図8の「非走査区間」）Tsにおける発光強度Iの時間積分量Loffはこの場合不要のものである。従ってELマトリックスとしての有意義な信号比はLon/Loffであるから、Lonを許容限界内に保ちつつ駆動時間Tdを短縮し、かつ比Lon/Loffを大きくすることが要求される。ところで本発明の駆動方法の場合、従来の駆動方法（図7）におけるLoffの主要部分を本駆動方法のLonに取り込んでいることに注目されたい。従って本駆動方法では駆動時間Tdを短縮することにより直ちに上記比Lon/Loffが自動的に大きくなり改善される。従って残る問題はLonを許容限界内に保ちつつ駆動時間Tdを短縮することだけである。そのためには選択したEL素子の発光特性Iに応じてパラメータTsおよびTdの適当な値を選択すればよい。駆動期間Td、走査期間Tsおよび比Lon/Loff

8

f fの間の定性的な関係は図9に示してある。上記パラメータの選択は、選択したEL材料について図9のような特性図を求めておくと容易に求められる。例えば、Lon/Loffの許容される範囲とTsの許容できる範囲とを指定すると、図9上に一定領域ができる。そこでこの領域を通過する特性曲線群の内から適当な曲線、すなわち適当なTd、を選択すれば良いことがわかる。

【0027】

【発明の効果】以上説明したように本発明は、レジスタでオン／オフ制御されるスイッチング素子を各マトリックス点として含むアクティブ薄膜ELマトリックスの駆動方法において、前記アクティブELマトリックスを走査して前記スイッチング素子を選択的に導通するデータ信号を前記レジスタに与えると共に前記走査開始時を基準にして、かつ該走査の終了前に、前記選択されたスイッチング素子各々を不導通にするようにしたので、同一走査期間内に発光データの書き込み、発光駆動、および発光駆動の停止まですべてを行なうことができる。その結果、従来例による駆動方法にない高い速度でELマトリックスの駆動ができる。

【0028】またこの駆動方法では一走査期間内の駆動時間とこれに続く駆動停止期間との比を選択することにより、有効発光信号比Lon/Loffを容易に選択できる。

【0029】また本発明は上記のアクティブ薄膜ELマトリックス駆動方法において、さらに前記走査の開始時および前記レジスタの作動時を基準として前記交流電源を作動させ又は作動停止させるようにできるので、各EL素子は同一位相の電圧で駆動でき、マトリックス全体の発光むらがない。

【0030】さらにまた上記アクティブELマトリックスの上記駆動方法を実現する手段として、該レジスタが、データ信号を保持する少なくとも一つのコンデンサと、該コンデンサに接続されて信号制御装置から受信した信号により該コンデンサに該データを書き込み、又は消去する少なくとも二つのスイッチング素子とを含む用にしたので、容易に上記ELマトリックス駆動方法を実現することができる。

【0031】また、本発明では上記スイッチング素子を薄膜トランジスタとすることができるので、作動効率が高く、軽量小型で、EL素子密度の高いELマトリックスが実現できる。

【図面の簡単な説明】

【図1】従来例のELマトリックスの1ビット回路を示す図である。

【図2】（A）は本発明の第一実施例によるELマトリックスの1ビット回路である。（B）は第二実施例によるELマトリックスの1ビット回路である。

【図3】従来例のELマトリックスにおけるマトリックス構成図である。

(6)

9

【図4】本発明第一実施例および第二実施例のELマトリックスにおけるマトリックス構成図である。

【図5】従来例の信号タイミング図である。

【図6】本発明第一実施例および第二実施例の信号タイミング図である。

【図7】従来例のELマトリックスの発光強度分布を示す図である。

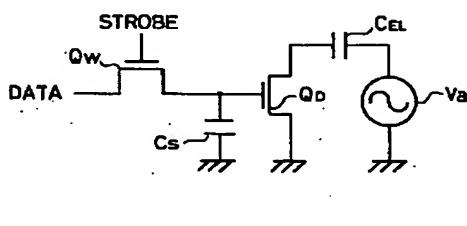
【図8】本発明によるELマトリックスの発光強度分布を示す図である。

【図9】本発明によるELマトリックスの有効発光信号比と走査時間との関係を示す図である。

【符号の説明】

CEL	EL素子	S
EL素子駆動電源		
Sw	EL素子駆動電源スイッチ	Va
EL素子駆動電源電圧		

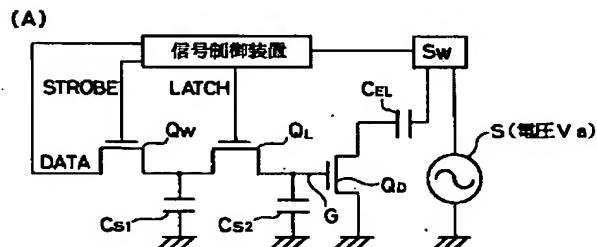
【図1】



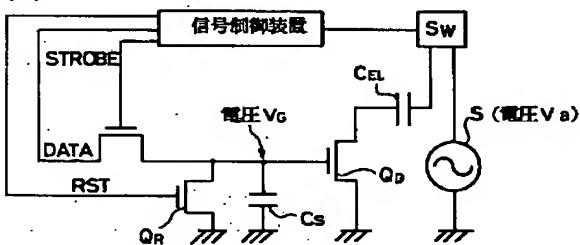
10

QD	1ビット回路スイッチング素子
QW	データ書き込みスイッチング素子 QL
ラッチ素子	
Cs1	第一のデータ保持用コンデンサ
Cs2	第二のデータ保持用コンデンサ
DATA	データ信号
STROBE	ストローブ信号
LATCH	
ラッチ信号	
RST	リセット信号
Ts	走査時間
Td	駆動時間
Tw	
データ書き込み時間	
Tr	非駆動時間
Lon	駆動時発光量
Looff	非駆動時発光量

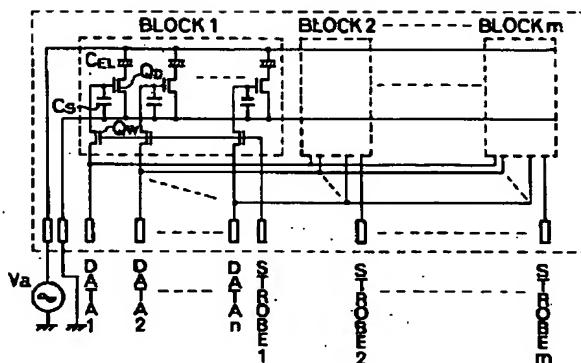
【図2】



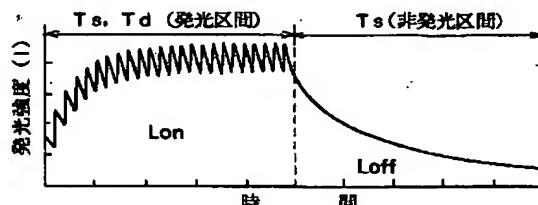
(B)



【図3】

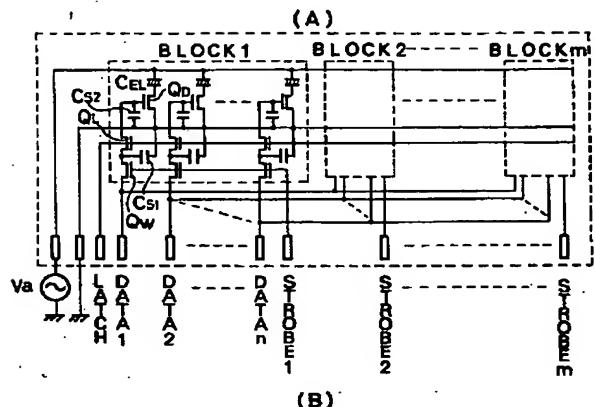


【図7】

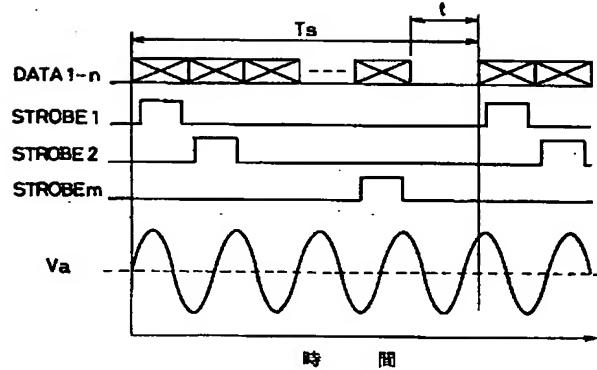


(7)

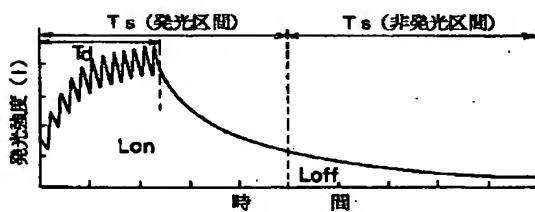
【図4】



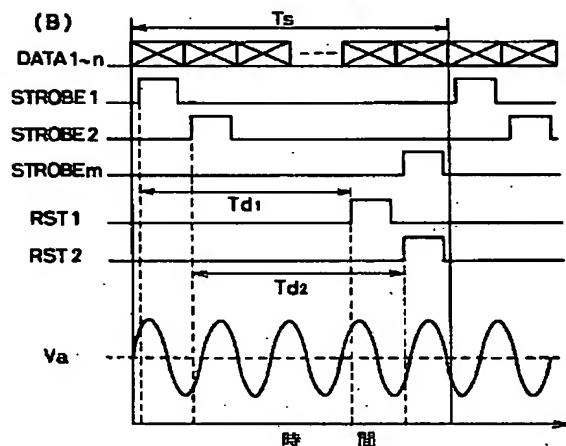
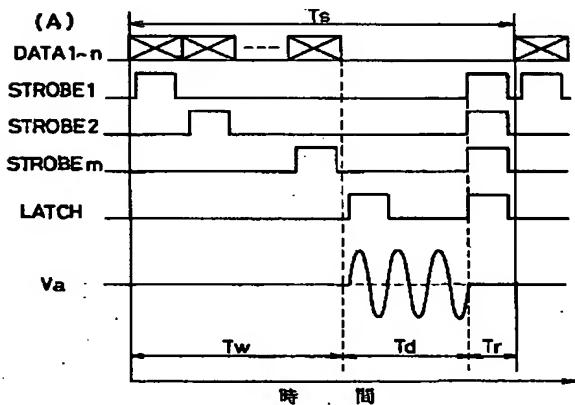
【図5】



【図8】

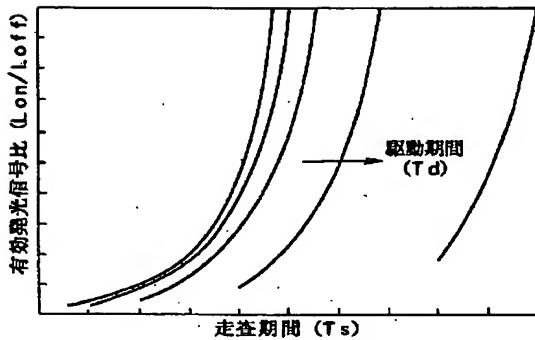


【図6】



(8)

【図9】



【手続補正書】

【提出日】平成13年8月8日(2001.8.8)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】全文

【補正方法】変更

【補正内容】

【書類名】明細書

【発明の名称】信号制御装置及び発光装置

【特許請求の範囲】

【請求項1】 レジスタで導通/不導通にされるスイッチング素子と駆動電源とに直列接続されたEL素子を含んだ1ビットEL回路を各マトリックス点とするアクティブELマトリックスであり、前記レジスタが、前記EL素子の駆動/非駆動に対応するデータを保持する第1のデータ保持部と、前記データに対応するデータ信号が供給されたとき、該データを前記第1のデータ保持部に書き込むデータ書き込み部と、前記スイッチング素子に接続され、保持されるデータにより該スイッチング素子を導通又は不導通とする第2のデータ保持部と、前記第1のデータ保持部に書き込まれたデータを、複数の1ビットEL回路について同時に、前記第2のデータ保持部へ転移させるラッチ部とを有する前記アクティブELマトリックスを駆動する信号制御装置であって、

前記複数の1ビットEL回路に順次データ信号を供給するとともに、前記データ書き込み部と前記ラッチ部との動作を制御する信号を出力し、

前記複数の1ビットEL回路へのデータの書き込みが終了後、前記第1のデータ保持部から第2のデータ保持部へデータを転移するラッチ信号を出力し、次のデータの書き込みが開始される前に、前記複数の1ビット回路について、前記データ書き込み部及び前記ラッチ部を経て前記第2のデータ保持部に、前記EL素子を非駆動とする信号を同時に書き込むように設定されていることを特徴と

する信号制御装置。

【請求項2】 レジスタで導通/不導通にされるスイッチング素子と駆動電源とに直列接続されたEL素子を含んだ1ビットEL回路を各マトリックス点とするアクティブELマトリックスであり、前記レジスタが、前記EL素子の駆動/非駆動に対応するデータを保持し、保持されるデータにより前記スイッチング素子を導通又は不導通とするデータ保持部と、前記データに対応するデータ信号が供給されたとき、該データを前記データ保持部に書き込むデータ書き込み部と、リセット信号を受けたときに、前記スイッチング素子がオフとなるよう前記データ保持部のリセットを行うリセット部とを有するアクティブELマトリックスを駆動する信号制御装置であって、

前記各1ビットEL回路にデータ信号を供給するとともに、前記データ書き込み部を制御する信号及び前記リセット信号を出力し、前記各1ビットEL回路へのデータ書き込みが終了後、同じ1ビットEL回路に次のデータ書き込まれる前であって、該1ビットEL回路のEL素子が発光後所定の時間経過時に、該1ビットEL回路のリセット部に前記リセット信号を出力するように設定されていることを特徴とする信号制御装置。

【請求項3】 請求項1記載の信号制御装置において、前記駆動電源と前記EL素子との接続を制御信号に応じて制御するスイッチが設けられた発光装置に対し、前記ラッチ信号の出力のタイミングに対応して、前記データ信号に応じて前記EL素子を駆動させる期間中のみ前記駆動電源と前記EL素子とを接続状態とする前記制御信号を前記スイッチに対して出力することを特徴とする信号制御装置。

【請求項4】 請求項2記載の信号制御装置において、

(9)

前記デ-タ書き込み部を制御する信号は、複数の前記1ビットEL回路に対し異なるタイミングで出力されることを特徴とする信号制御装置。

【請求項5】 請求項4記載の信号制御装置において、

前記リセット信号は、該リセット信号が入力される1ビットEL回路と異なる1ビットEL回路に対する前記デ-タ書き込み部を制御する信号を兼用することを特徴とする信号処理装置。

【請求項6】 請求項2記載の信号制御装置において、

前記データ書き込み部を制御する信号と前記駆動電源との位相差が、複数の前記1ビットEL回路間で互いに一定となるように制御されるものであることを特徴とする信号処理装置。

【請求項7】 請求項1記載の信号制御装置において、

前記駆動電源と前記EL素子との接続を制御信号に応じて制御するスイッチが設けられた発光装置に対し、前記1ビットEL回路に対し前記データ信号の書き込みを行う期間において、前記スイッチに対し前記EL素子と前記駆動電源とを切断する制御信号を出力することを特徴とする信号制御装置。

【請求項8】 請求項1から請求項7までのいずれかに記載の信号制御装置と、この信号制御装置によって駆動制御されるアクティブELマトリックスとを有することを特徴とする発光装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明はエレクトロルミネッセンスによる発光装置及び、アクティブ型のエレクトロルミネッセンスマトリックスを駆動するための信号制御装置に関する。

【0002】

【従来技術】エレクトロルミネッセンス素子はマンガンを添加した硫化亜鉛等の半導体材料に駆動電圧を印加すると発光することを利用する発光素子（以下、EL素子という）であるが、これは高い精度で一枚のガラス基板等の上に集積化できるので、多数の素子を面状に配列したものは文字表示パネルとして利用でき、又一次元的に配列して電子式印字装置の露光系として利用できる。これらの発光装置は薄型軽量に製造できて空間利用率が高いこと、又可搬型装置への組み込みが容易であること、にじみのない見易い表示が得られることなどの多くの利点を有するため、近年急速に研究が進められている。なかでも各EL素子にその発光の制御に必要なスイッチング素子、電源等を備えたものはアクティブ型と呼ばれ、外部の制御装置が複雑にならないですむことから開発、改良が進められている（“TFEL Edge Emitter Array for Optical Imaging Bar Applications”, Z. K. KUM, et al.

al., Proceedings of the SID, Vol. 28, Jan. 1987, p p. 81-85）

【0003】多数のアクティブ型EL発光回路を要素とする電気的マトリックスであるアクティブ型ELマトリックスは従来、図1に示すように交流電源で駆動されるEL素子を含む1ビット基本回路（以下、1ビットEL回路又は1ビット回路という）の集合からなる。これら1ビット回路は薄膜トランジスタ（以下、TFTという）等のスイッチング素子Q_Dにより開閉される。スイッチング素子Q_Dはそのゲートに接続されたデータ保持用コンデンサC_Sと、別のTFTスイッチング素子Q_Wとにより制御されている。各1ビット回路に送られたデータ信号DATAをTFTスイッチング素子Q_Wのオン／オフによりデータ保持用コンデンサC_Sに書き込む。スイッチング素子Q_Wのオン／オフは信号制御装置からのストローブ信号STROBEで行なわれる。データ信号が当該EL素子を発光させる駆動信号のときは高電位であり、コンデンサC_Sが高レベルに充電され、その充電電圧がスイッチング素子Q_Dのゲート電圧となる結果、スイッチング素子Q_Dが導通し、その結果EL素子CELおよび駆動用AC電源（駆動電圧V_a）が直列閉回路を構成し、駆動電源によってEL素子CEL駆動されて発光する。信号が当該EL素子を駆動しないための信号であるときは低レベルであり、その信号がコンデンサC_Sに書き込まれたときは素子Q_Dがオフ状態となるため、EL素子の駆動は停止される。従って各1ビット回路のデータ保持コンデンサに順次に所望のデータを書き込む走査により、一走査時間を時間的一フレームとしてELマトリックスの所望の発光状態が得られる。各発光ユニットには回路構成の簡単のため、通常共通の駆動電圧が印加されている。

【0004】この1ビット回路を多数含むアクティブELマトリックスは駆動の便宜上mブロック（mは整数）に分割し、各ブロックはn個（nは整数）の1ビット回路を含む電気的n×mマトリックスに構成することができる（図3）。図5はこの場合のデータの書き込み方法を表わすもので、1走査時間T_s（すべての1ビット回路を一回走査するに必要な時間）かけてブロックごとにストローブ信号STROBE1ないしSTROBE_mのもとでn個の1ビット回路に駆動（発光）／非駆動（非発光）の信号が書き込まれ、マトリックス全体の発光状態が制御される。信号STROBEにより発光データの書き込みがされた1ビット回路はデータ書き込み以後の当該走査期間中は駆動電源により駆動される。従って、この場合各1ビット回路の駆動期間T_dは走査期間T_sと同じでなければならない。すなわち一走査期間において駆動状態にあったEL素子が次の走査期間で非駆動状態に変化したとするとこのEL素子は非発光期間移行後に発光量を減衰して行く（図7）。

【0005】

(10)

【発明が解決しようとする課題】従来の駆動方法はEL素子の駆動期間 T_d が一走査期間 T_s と同じとなっているので、発光区間における光量 L_{on} と発光区間に続く非発光区間における光量 L_{off} とは図7に示すとおりとなり、 L_{off} は、非発光区間へ移行後の減衰時の光量となる。EL素子は通常約1ms程度の減衰時間有する。それゆえ一走査時間がこの減衰時間よりも十分長くてよい場合は問題はないが、そうでない場合は、光量の比 L_{on}/L_{off} を大きくすることが要求される。これが走査の高速化を妨げている。ELマトリックスを電子式印字装置の露光系に用いる場合、印字の高速化は極めて重要であるから、このような従来の駆動方法、装置は重大な問題を含んでいる。

【0006】そこで本発明はELマトリックスにおけるこの問題を解決することにより、ELマトリックスの高速駆動を実現する発光装置及びこれに用いられる信号制御装置を与えることを課題とする。

【0007】

【課題を解決するための手段】そのための手段として、本発明はアクティブ薄膜ELマトリックスの各EL素子を発光させる駆動から駆動停止までを一走査期間($n \times m$ マトリックスに属する1ビット回路へのデータの書き込みの開始から、同じ1ビット回路に次のデータの書き込みを開始するまでの時間)より短い時間内で行なわせる。

【0008】さらにこの手段を特定すると、各1ビット回路へのデータの書き込み、駆動開始時期又は駆動停止時期の適切な選択により、一走査期間より短い時間内で駆動開始から駆動停止までの動作を行う。

【0009】

【作用】本発明の上記手段によれば、従来のように発光のための一走査期間とEL素子の駆動時間とが同じではなく、発光の減衰を長く設定することができるので、ELマトリックスの駆動速度を高めることができる。

【0010】

【実施例】請求項1、請求項3又は請求項7に係る発明の実施例である信号制御装置を説明する。図2(A)は本発明の信号制御装置が用いられるELマトリックス発光装置の1ビット基本回路の構成を示す。この図に示すように、この1ビット基本回路は一般に信号制御装置の制御の下に交流駆動電源SからスイッチSwを介して電力が印加されるEL素子CELとスイッチング素子QDからなる直列回路を含んでいる。スイッチング素子QDは一般に薄膜トランジスタ(以下、TFTと言ふ)であり、そのゲートGはレジスタに接続される。このレジスタは図2(A)の例では、当該EL素子の発光/非発光を指定するデータ信号DATAを保持するためのコンデンサCs1と、コンデンサCs1にこのデータを書き込むためのスイッチング素子Qwと、前記データ信号を保持するための第2のコンデンサCs2と、コンデンサCs

2にこのデータ信号を書き込み、又は消去するためのラッチ素子QLとを含む。スイッチング素子Qw、ラッチ素子QLもTFTである。

【0011】データ線はスイッチング素子Qwの入力端に接続され、その出力端とグランドとの間に第一のデータ書き込み・保持用コンデンサCs1が接続される。スイッチング素子Qwのゲートは信号制御装置のストローブ信号線に接続される。

【0012】スイッチング素子Qwの出力端はさらにラッチ素子QLの入力端に接続され、ラッチ素子QLの出力端はスイッチング素子QDのゲートGに接続される。ラッチ素子QLの出力端とグランドとの間に第二のデータ保持用コンデンサCs2が接続される。

【0013】これらのスイッチング素子Qw、ラッチ素子QL、および駆動電源Sはデータ信号DATAおよびストローブ信号と所望のタイミングで作動するように信号制御装置で制御される。

【0014】ELマトリックスはこの図2(A)の1ビット回路を単位とする多数のEL素子を含むので、駆動の便宜上n個の1ビット回路を含むブロックm個(mは整数)に分割し、図4(A)に示すように各ブロックにn個のデータDATA1-DATAn(nは整数)が書き込めるようにし、 $n \times m$ の電気的マトリックスに構成する。mブロックを同時に駆動する場合は、すべてのブロックのすべてのEL素子のラッチ素子のラッチ信号を共通にする。電子式印字装置のイメージバー等として使用する場合も同様のブロック構成で足りる。

【0015】図4(B)は本発明の第二実施例になるELマトリックスで、図2(B)はその1ビット基本回路の構成を示す。この実施例は図1に示す従来例の1ビット回路にさらに、データ書き込み・保持用コンデンサCsに保持されたEL駆動データを放電するためのリセット素子QRをコンデンサCsと並列に接続したものである。リセットスイッチQRもTFTで構成でき、その電流通過電極がデータ保持用コンデンサCsと並列に接続される。又そのゲートは信号制御装置に接続される。この構成は第一実施例と較べてラッチQLが不要なことから、その分構造上簡単である。

【0016】図6(A)を参照して上記の本発明の第一実施例のELマトリックスの作動を説明する。各ブロックがただ1個の1ビット回路を含む場合は一次元マトリックスとなるが、この場合も全く原理が同じであることに注目されたい。

【0017】任意の一走査期間 T_s において信号制御装置から送られたストローブ信号STROBE1-mにより各ブロック毎にデータ書き込み用のスイッチング素子Qwが導通され、各データ保持用コンデンサCs1にデータが書き込まれて行く。書き込みが終わるとスイッチング素子Qwはオフにされ、データはこのコンデンサCs1に保持される。書き込まれたデータは信号制御装置からの

(11)

ラッチ信号LATCHにより各ラッチ素子 Q_L が導通するまでコンデンサ $C_s 1$ に保持され、各スイッチング素子 Q_D のゲートには出力されない。

【0018】上記のデータ書き込みがすべてのブロックについて終了すると(図6(A)の時間 T_w 経過時)すべてのラッチ素子が信号制御装置から送られた共通のラッチ信号LATCHによりラッチ素子 Q_L が導通され、第一のデータ保持コンデンサ $C_s 1$ に保持されていたEL素子駆動データ(高電位の信号)が第二のデータ保持コンデンサ $C_s 2$ に出力され、このコンデンサ $C_s 2$ が充電される形でEL素子駆動データがコンデンサ $C_s 2$ に保持される。この充電電圧によりスイッチング素子 Q_D がオン状態になり、このときEL素子は印加されている交流電圧 V_a により駆動されて発光する。

【0019】その後、当該EL素子を駆動させないデータ信号(低電位信号)がデータ線に与えられたときに、スイッチング素子 Q_w とラッチ素子 Q_L の導通により、それまでコンデンサ $C_s 2$ に蓄積されていた電荷が放電されて、スイッチング素子 Q_D をオフ状態にし、EL素子の駆動が停止される。この実施例ではすべての1ビット基本回路におけるラッチ素子 Q_L が共通のラッチ信号に接続されており、すべてのEL素子が同時に駆動停止されるようになっている。

【0020】ラッチ信号が与えられてから時間 T_d が経過すると駆動停止信号がすべての1ビット回路に与えられる。この場合時間($T_w + T_d$)は走査時間 T_s よりも小さい。従って発光させる駆動信号を受けたEL素子もその走査期間内に発光を停止される。その後、次の走査が開始されるまでの時間 T_r は駆動停止され、また、 $C_s 1$ および $C_s 2$ の放電がなされる(図6(A))。

【0021】尚、ラッチ Q_L によりいずれのEL素子も同時に駆動され同時に駆動停止されるので、印加電圧 V_a はこの駆動期間中のみ作動させるようにしてもよい。

【0022】一般にデータの書き込みは非常に短時間に実行できるから、このように三種の作動を適当に同期させることによって同一走査期間内に発光データの書き込み、発光駆動、および発光駆動の停止まですべてを行なうことができる。この点、本実施例の信号制御装置によるELマトリックス駆動は、図5に示す従来の駆動方法と非常に相異する。

【0023】次に、請求項2、請求項4、請求項5又は請求項6に係る発明の実施例である信号制御装置について説明する。図2(B)は、この信号制御装置によって駆動されるELマトリックスの1ビット基本回路を示す。また、図6(B)は図2(B)に示すELマトリックスの駆動のタイミングを示す。駆動データ書き込みのときはリセットスイッチをオフ状態にしておくことにより、従来例と同様にデータの書き込みが行なわれる。EL素子が発光されたときはその一定時間後にリセット信号RSTによりリセットスイッチング素子 Q_R を導通さ

せてスイッチング素子 Q_D をオフ状態にする。これによりEL素子の駆動が停止される。ただし、このリセットは発光駆動開始後、一走査時間よりも短い時間 T_d に行なわれる(図6(B)の $T_d 1$ 、 $T_d 2$ 等)。これらのEL素子は必ずしもすべて同時に発光させる必要はない、一定の順序で順次発光させればよい。従って時間 T_d 後の駆動停止リセット信号として、他のEL 1ビット回路にデータを書き込む信号STROBE_jを充てることができる。

【0024】この駆動方法ではEL駆動電源Sは走査期間中、常に印加されている点が第一実施例と異なる。ただし、各EL素子の発光条件を一樣にするため、駆動電源の位相とストローブ信号の位相の差を一定に保つことが望ましい。この駆動期間 T_d は一走査時間 T_s よりも短いので、各EL素子の駆動期間は当該走査時間の一部にわたってのみ行なわれ、駆動停止された後は次のデータが書き込まれるまでの期間 $T_r = T_s - T_d$ 、駆動停止のまま減衰発光を行なう。

【0025】尚、図6(A)に示したようにラッチ信号による発光の前に駆動電源をとめた状態でデータ書き込みを行なう期間 T_w がある場合、発光開始は各走査期間開始から T_w 後であるが、書き込み時間は非常に短いので、図8ではこれを無視してある。

【0026】以上述べたように、各EL素子の駆動と駆動の停止を走査期間より短い時間内に含めると、図8に示すように、駆動中の発光と駆動停止後の発光とが共にEL素子の発光を目的とする一走査時間(図7および図8の「発光区間」)内に存在する。発光区間で利用すべき光量 L_{on} は、例えばELバーの場合、発光開始後の一走査時間 T_s 内の発光強度 I を時間ゼロから時間 T_s まで積分した積分量である。これに続く発光を目的としない一走査期間(図8の「非発光区間」) T_s における発光強度 I の時間積分量 L_{off} はこの場合不要のものである。従ってELマトリックスとしての有意義な信号比は L_{on}/L_{off} であるから、 L_{on} を許容限界内に保ちつつ駆動時間 T_d を短縮し、かつ比 L_{on}/L_{off} を大きくすることが要求される。ところで本発明の駆動方法の場合、従来の駆動方法(図7)における L_{off} の主要部分を本駆動方法の L_{on} に取り込んでいることに注目されたい。従って本駆動方法では駆動時間 T_d を短縮することにより直ちに上記比 L_{on}/L_{off} が自動的に大きく改善される。従って残る問題は L_{on} を許容限界内に保ちつつ駆動時間 T_d を短縮することだけである。そのためには選択したEL素子の発光特性 I に応じてパラメータ T_s および T_d の適当な値を選択すればよい。駆動期間 T_d 、走査期間 T_s および比 L_{on}/L_{off} の間の定性的な関係は図9に示してある。上記パラメータの選択は、選択したEL材料について図9のような特性図を求めておくと容易に求められる。例えば、 L_{on}/L_{off} の許容される範囲と T_s の許容

(12)

できる範囲とを指定すると、図9上に一定領域ができる。そこでこの領域を通過する特性曲線群の内から適当な曲線、すなわち適当なT d、を選択すれば良いことがわかる。

【0027】

【発明の効果】以上説明したように本発明は、レジスタでオン／オフ制御されるスイッチング素子を各マトリックス点として含むアクティブ薄膜ELマトリックスの駆動の制御において、前記アクティブELマトリックスを走査して前記スイッチング素子を選択的に導通するデータ信号を前記レジスタに与えると共に、前記選択されたスイッチング素子各々を不導通にするようにしたので、一走査期間より短い時間内に、発光駆動、および発光駆動の停止まですべてを行なうことができる。その結果、従来例による駆動方法にない高い速度でELマトリックスの駆動ができる。

【0028】またこの駆動方法では一走査期間内の駆動時間とこれに続く駆動停止時間との比を選択することにより、有効発光信号比L o n／L o f fを容易に選択できる。

【0029】また、請求項7に係る発明は、上記のアクティブ薄膜ELマトリックスの駆動において、さらに前記走査の開始時および前記レジスタの作動時を基準として前記交流電源を作動させ又は作動停止させるようになってるので、各EL素子は同一位相の電圧で駆動でき、マトリックス全体の発光むらがない。

【図面の簡単な説明】

【図1】従来例のELマトリックスの1ビット回路を示す図である。

【図2】(A)は本願に係る発明の第一の実施例におけるELマトリックスの1ビット回路である。(B)は本願に係る発明の第二の実施例におけるELマトリックスの1ビット回路である。

【図3】従来例のELマトリックスにおけるマトリック

ス構成図である。

【図4】本願に係る発明の第一の実施例および第二の実施例のELマトリックスにおけるマトリックス構成図である。

【図5】従来例の信号タイミング図である。

【図6】本願に係る発明の第一の実施例および第二の実施例の信号タイミング図である。

【図7】従来例のELマトリックスの発光強度分布を示す図である。

【図8】本発明によるELマトリックスの発光強度分布を示す図である。

【図9】本発明によるELマトリックスの有効発光信号比と走査時間との関係を示す図である。

【符号の説明】

C EL	EL素子	S	E
L	素子駆動電源		
S w	EL素子駆動電源スイッチ	V a	E
L	素子駆動電源電圧		
Q D	1ビット回路スイッチング素子		
Q W	データ書き込みスイッチング素子	Q L	ラッ
C s 1	第一のデータ保持用コンデンサ		
C s 2	第二のデータ保持用コンデンサ	DATA	
	データ信号		
STROBE	ストローブ信号		LATCH
	ラッチ信号		
RST	リセット信号	T s	
	走査時間		
T d	駆動時間	T	
w	データ書き込み時間		
T r	非駆動時間	L	
o n	駆動時発光量		
L o f f	非駆動時発光量		

フロントページの続き

(51) Int. Cl. 7
H 05 B 33/14

識別記号

F I
H 05 B 33/14

「マークコード」(参考)
Z